

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-178026

(43) 公開日 平成10年(1998) 6月30日

(51) Int.Cl.⁸

識別記号

F I

H 0 1 L 21/363

H 0 1 L 21/363

C 3 0 B 29/48

C 3 0 B 29/48

H 0 1 L 21/203

H 0 1 L 21/203

M

H 0 1 S 3/18

H 0 1 S 3/18

審査請求 未請求 請求項の数15 O L (全 8 頁)

(21) 出願番号 特願平8-337210

(22) 出願日 平成8年(1996)12月17日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 河角 孝行

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 奥山 浩之

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 石橋 晃

東京都品川区北品川6丁目7番35号 ソニー株式会社内

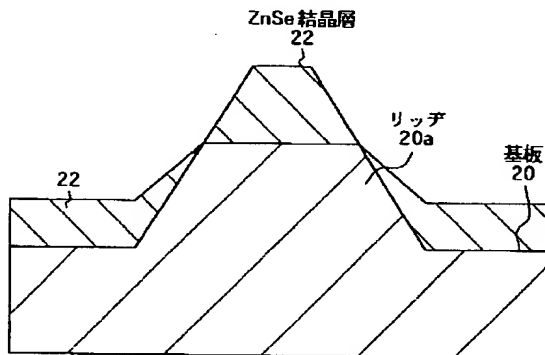
(74) 代理人 弁理士 藤島 洋一郎

(54) 【発明の名称】 結晶成長方法およびそれを利用した半導体発光素子の製造方法

(57) 【要約】

【課題】 凹部または凸部を有する基板の上にⅢ-Ⅴ族化合物半導体の結晶層を選択成長させ、結晶層の結晶性を改善する。

【解決手段】 (100)面の基板20にストライプのリッチ20aを準メサ方向に形成する。この基板20の上にⅢ族元素である亜鉛とⅤ族元素であるセレンの各粒子線を照射してZnSe結晶層22を成長させる。各粒子線の原料にはZnSeを用い、Kセルに充填する。セル温度は300℃以上とする。成長温度は基板20を加熱することにより340℃とする。これにより、(111)A面の成長速度が(100)面に比べて非常に遅くなり、ZnSe結晶層22は(100)面において選択的に成長する。このZnSe結晶層22は、斜面近傍においても良好な結晶性を有する。



【特許請求の範囲】

【請求項1】 凹部あるいは凸部を有する基板に対して複数の粒子線を照射することにより、亜鉛、マグネシウム、カドミウム、水銀およびベリリウムからなる群より選ばれた少なくとも1種のII族元素と、セレン、硫黄およびテルルからなる群より選ばれた少なくとも1種のVI族元素とを含むII-VI族化合物半導体の結晶層を成長させる結晶成長方法であって、少なくとも1つの粒子線を300℃以上に加熱して照射することを特徴とする結晶成長方法。

【請求項2】 全ての粒子線を300℃以上に加熱して照射することを特徴とする請求項1記載の結晶成長方法。

【請求項3】 前記結晶層を300℃以上の成長温度で成長させることを特徴とする請求項1記載の結晶成長方法。

【請求項4】 前記結晶層を340℃以上の成長温度で成長させることを特徴とする請求項1記載の結晶成長方法。

【請求項5】 少なくとも1つの粒子線は化合物原料を300℃以上に加熱して照射することを特徴とする請求項1記載の結晶成長方法。

【請求項6】 少なくとも1つの粒子線は熱クラックにより300℃以上に加熱して照射することを特徴とする請求項1記載の結晶成長方法。

【請求項7】 凹部あるいは凸部を有する基板に対して複数の粒子線を照射することにより、亜鉛、マグネシウム、カドミウム、水銀およびベリリウムからなる群より選ばれた少なくとも1種のII族元素と、セレン、硫黄およびテルルからなる群より選ばれた少なくとも1種のVI族元素とを含むII-VI族化合物半導体の結晶層を複数層成長させて半導体発光素子を製造する半導体発光素子の製造方法であって、

少なくとも1つの粒子線を300℃以上に加熱して照射することにより少なくとも1層の結晶層を成長させることを特徴とする半導体発光素子の製造方法。

【請求項8】 全ての粒子線を300℃以上に加熱して照射することにより少なくとも1層の結晶層を成長させることを特徴とする請求項7記載の半導体発光素子の製造方法。

【請求項9】 少なくとも1つの粒子線を300℃以上に加熱して照射することにより結晶層を成長させる際に、成長温度を300℃以上とすることを特徴とする請求項7記載の半導体発光素子の製造方法。

【請求項10】 少なくとも1つの粒子線を300℃以上に加熱して照射することにより結晶層を成長させる際に、成長温度を340℃以上とすることを特徴とする請求項7記載の半導体発光素子の製造方法。

【請求項11】 少なくとも1つの粒子線は化合物原料を300℃以上に加熱して照射することを特徴とする請

求項7記載の半導体発光素子の製造方法。

【請求項12】 少なくとも1つの粒子線は熱クラックにより300℃以上に加熱して照射することを特徴とする請求項7記載の半導体発光素子の製造方法。

【請求項13】 外字1に示した方向にストライプ状のリッチが形成された前記基板の上に結晶層を成長させることを特徴とする請求項7記載の半導体発光素子の製造方法。

【外1】

<0 1 1>

【請求項14】 リッチの平坦部の幅が10μm以下でリッチの高さ方向の幅が3μm以上である前記基板の上に結晶層を成長させることを特徴とする請求項13記載の半導体発光素子の製造方法。

【請求項15】 前記基板の上に複数の結晶層を成長させてSDH構造を形成することを特徴とする請求項7記載の半導体発光素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、凹部あるいは凸部を有する基板の上に分子線エビタキシー法によりII-VI族化合物半導体の結晶層を成長させる結晶成長方法およびそれを利用した半導体発光素子の製造方法に係るものである。

【0002】

【従来の技術】近年、光ディスクや光磁気ディスクに対する記録・再生の高密度・高解像度の要求が高まっており、緑色ないしは青色で発光可能な半導体発光素子の開発が求められている。

【0003】この半導体発光素子を構成する材料としては、亜鉛(Zn)、カドミウム(Cd)、マグネシウム(Mg)、水銀(Hg)およびベリリウム(Be)などのII族元素とセレン(Se)、硫黄(S)およびテルル(Te)などのVI族元素とを含むII-VI族化合物半導体が有望である。特に、活性層をガイド層で挟みそれを更にクラッド層で挟んだSCH(Separate Confinement Heterostructure)構造の半導体発光素子においては、ZnMgSSe混晶によりクラッド層を構成し、ZnSSe混晶によりガイド層を構成し、ZnCdSe混晶により活性層を構成したものは高性能であり、室温で100時間の連続発振が得られている(Electronics Letters Vol.32 No.6 (1996) pp.552)。

【0004】しかし、光ピックアップとして用いるためには、更に発振閾値を下げると共に、横モードの制御が重要となる。そこで、SCH構造に適した屈折率導波構造を採用することにより、閾値電流密度の低減および横方向の光学モードの制御を行う試みがなされている。その結果、2μm幅の埋め込みリッチ構造を有し端面コーティングを施さない半導体発光素子において、460A/cm²の低閾値電流密度で室温パルス発振を達成する

に至った (Electronics Letters Vol.32 No.4(1996) p.345)。また、4.5 μ m幅の埋め込みリッチ構造を有し高反射率の端面コーティングを施した半導体発光素子においては、250A/cm²の低閾値電流密度で室温連続発振が達成されている (LASER FOCUS WORLD March (1995)97)。但し、これらの半導体発光素子は、2度以上の結晶成長が必要となり工程が複雑であると共に、ドライエッチングによりリッチを形成するので、ストライプ端でのダメージが生じ、高い信頼性が確保されていない。

【0005】また、屈折率導波構造を得る他の方法としては、凹凸基板を用いて半導体発光素子を製造するものもある。この方法では、例えば、溝つき基板を用いて内部電流狭窄機構を形成し高反射率の端面コーティングを施した半導体発光素子において、240A/cm²の低閾値電流密度で室温パルス発振が達成されている (Electronics Letters Vol.31 No.19 (1995) pp.1667)。但し、この半導体発光素子においても、段差や斜面上での結晶性が十分でなく、高い信頼性が確保されていない。

【0006】ところが、II-III-V族化合物半導体を用いた半導体発光素子であるAlGaAs系半導体レーザにおいては、例えば、リッチを有する基板のような構造基板の上に1度の結晶成長で屈折率導波構造を形成する方法が報告されている。この方法によれば、選択成長を利用することにより段差や斜面上でも良質な結晶を成長させることができる。例えば、SDH (Separate Double Heterostructure) 構造は、1度の結晶成長により内部電流狭窄機構を有する屈折率導波構造を得ることができる (特開昭61-183987, Electronics Letters Vol.32 No.7(1996) pp.664, IEEE J.Quantum Electron. Vol.28 (1992) p4 など)。

【0007】

【発明が解決しようとする課題】しかしながら、II-V族化合物半導体の結晶成長においては、これまで高温に加熱した粒子線を用いた分子線エピタキシー (Molecular Beam Epitaxy; MBE) 法がいくつか報告されているものの、結晶の選択成長技術は確立されていない。そのため、選択成長によって構造基板の上に良好な結晶を成長させることができないという問題があった。

【0008】なお、高温に加熱した粒子線を用いたMBE法としては、例えば、セレンや硫黄などの原料をクラッキングすることにより基板表面における原子または分子の振る舞いを制御するもの (J.Vac.sci.Technol. B8 (2) (1990) pp181-186 など) や、化合物原料を用いることによりビーム量の制御性を向上させるもの (Jpn.J. Appl.Phys. Vol.33 (1994) pp.L1673-1675など) が報告されている。

【0009】本発明はかかる問題点に鑑みてなされたもので、その第1の目的は、II-V族化合物半導体の結晶層を選択成長させることができる結晶成長方法を提

供することにある。

【0010】また、第2の目的は、選択成長させることにより、II-V族化合物半導体を用いた内部電流狭窄機構を有する屈折率導波構造の半導体発光素子を高い信頼性で簡便に製造することができる半導体発光素子の製造方法を提供することにある。

【0011】

【課題を解決するための手段】本発明に係る結晶成長方法は、凹部あるいは凸部を有する基板に対して複数の粒子線を照射することにより、亜鉛、マグネシウム、カドミウム、水銀およびベリリウムからなる群より選ばれた少なくとも1種のII族元素と、セレン、硫黄およびテルルからなる群より選ばれた少なくとも1種のV族元素とを含むII-V族化合物半導体の結晶層を成長させるものであって、少なくとも1つの粒子線を300℃以上に加熱して照射するものである。

【0012】本発明に係る半導体発光素子の製造方法は、凹部あるいは凸部を有する基板に対して複数の粒子線を照射することにより、亜鉛、マグネシウム、カドミウム、水銀およびベリリウムからなる群より選ばれた少なくとも1種のII族元素と、セレン、硫黄およびテルルからなる群より選ばれた少なくとも1種のV族元素とを含むII-V族化合物半導体の結晶層を複数層成長させて半導体発光素子を製造するものであって、少なくとも1つの粒子線を300℃以上に加熱して照射することにより少なくとも1層の結晶層を成長させるものである。

【0013】この結晶成長方法では、凹部あるいは凸部を有する基板に対して各粒子線をそれぞれ照射してII-V族化合物半導体の結晶層を成長させる。各粒子線のうち少なくとも1つは300℃以上に加熱して照射する。これにより、結晶層は、凹部あるいは凸部における段差部分においてはあまり成長せず、他の平坦面において選択的に成長する。

【0014】この半導体発光素子の製造方法では、凹部あるいは凸部を有する基板に対して各粒子線をそれぞれ照射してII-V族化合物半導体の結晶層を複数層成長させて半導体発光素子を製造する。各結晶層のうち少なくとも1層を成長させる際には、少なくとも1つの粒子線を300℃以上に加熱して照射する。これにより、凹部あるいは凸部における段差部分においてはあまり結晶層が成長せず、他の平坦面において選択的に成長する。よって、凹部あるいは凸部の上と他の領域とで分離して結晶層がそれぞれ成長すると共に、結晶層の結晶性が向上する。

【0015】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0016】図1は本発明の第1の実施の形態に係る結晶成長方法に用いるMBE結晶成長装置の構成を表すも

のである。このMBE結晶成長装置は、真空蒸着装置の一種であり、図示しない超高真空排気装置に接続された真空容器11を備えている。この真空容器11の内部には、基板20を保持するための基板ホルダ12が配設されている。この基板ホルダ12は、図示しないヒーターによって加熱することができるようになっている。

【0017】真空容器11には、この基板20に対向するように複数の粒子線源セル13が配設されており、I族元素、VI族元素およびn型不純物の各粒子線をそれぞれ照射するようになっている。この粒子線源セル13は、クヌーゼンセル(Kセル)やクラッキングセルにより構成される。なお、クラッキングセルというのは、粒子線が基板20に到達する前に熱クラックする機構を有するものである。I族元素またはVI族元素の粒子線の原料にZnSe、MgSe、CdSe、ZnS、ZnTeなどの化合物を用いる場合には、図2に示したように、蒸気圧が単体の蒸気圧に比べて低くまたセル温度を300℃以上とするのでKセルが適している。一方、I族元素またはVI族元素の粒子線の原料として亜鉛、マグネシウム、カドミウム、硫黄、セレン、テルルなどの単体を用いる場合には、図2に示したように、蒸気圧が高くまたセル温度を通常は300℃以下とするのでクラッキングセルが適している。

【0018】真空容器11には、また、p型不純物である窒素(N)を基板20に対してプラズマ化して照射するプラズマ発生室14が配設されている。このプラズマ発生室14は、例えばECR(Electron Cyclotron Resonance)セルにより構成されている。このECRセルは、磁石14aによって囲まれたセル内にマイクロ波端子14bによりマイクロ波を供給すると共にガス導入管14cにより窒素ガスを供給して窒素をプラズマ化し、プラズマ導出口14dから照射するようになっている。

【0019】なお、各粒子線源セル13の照射口近傍およびプラズマ発生室14のプラズマ導出口14dの近傍には図示しないシャッターがそれぞれ配設されており、基板20に対して照射する各粒子線をそれぞれ制御するようになっている。

【0020】本実施の形態では、このようなMBE結晶成長装置を用い、次のようにしてII-VI族化合物半導体の結晶層を成長させる。図3乃至図6は本実施の形態に係る結晶成長方法の各工程を表すものである。なお、ここでは、リッジ(隆起部)を有するGaAsよりなる基板の上にZnSeよりなる結晶層を成長させる場合について説明する。

【0021】まず、結晶層の成長に先立ち、リッジを有する基板を作製する。例えば、図3に示したように、GaAsよりなる平坦な(100)面の基板20を用意し、その上にフォトリソグラフィにより外字1に示した方向に平行な幅10μmのストライプ状とする。

【0022】

【外1】

<0 1 1>

【0023】次いで、図4に示したように、このフォトリソレジスト膜21をマスクとして、硫酸(H_2SO_4)と過酸化水素(H_2O_2)と水(H_2O)との混合液を用いたウエットエッチングまたは適宜なドライエッチングを行い、リッジ20aを形成する。なお、この時のエッチング深さは5μmとする。そののち、図5に示したように、フォトリソレジスト膜21を除去する。これにより、平坦部の幅が10μm以下で高さが5μmであるストライプ状のリッジ20aを外字1に示した方向に有する基板20が作製される。

【0024】続いて、この基板20を図1に示したMBE結晶成長装置の基板ホルダ12に装着し、亜鉛とセレンの各粒子線をそれぞれ照射して基板20の上にZnSe結晶層22を成長させる。この時、各粒子線の原料としては化合物のZnSeを用い、粒子線源セル13にはKセルを用いる。セル温度は300℃以上(ここでは例えば700℃)とする。また、基板20を加熱し成長温度を300℃以上(ここでは例えば340℃)とする。これにより、(111)A面における結晶成長速度が(100)面に比べて非常に遅くなり、図6に示したように、ZnSe結晶層22は(100)面において選択的に成長する。なお、このようにして成長されたZnSe結晶層22は斜面近傍においても良好な結晶性を有している。

【0025】ちなみに、各粒子線の原料として単体の亜鉛とセレンとを用い、セル温度を亜鉛が170℃、セレンが80℃とし、熱クラックを行わずに280℃の成長温度でZnSe結晶層を成長させた例を図7に示す。この場合、ZnSe結晶層23は基板20の形状をほぼそのまま保って成長する。このZnSe結晶層23では、斜面近傍において良好な結晶性を得ることができない。

【0026】このように、本実施の形態に係る結晶成長方法によれば、各粒子線を300℃以上に加熱してそれぞれ照射するようにしたので、ZnSe結晶層22を(100)面において選択成長させることができる。よって、リッジを有する基板20の上に成長させても良好な結晶性を得ることができる。

【0027】図8乃至図10は本発明の第2の実施の形態に係る半導体発光素子の製造方法の各工程を表すものである。

【0028】まず、本実施の形態においては、第1の実施の形態と同様にして、リッジ(隆起部)20aを有する基板20を作製する(図3乃至図5参照)。次いで、この基板20を図1に示したMBE結晶成長装置の基板ホルダ12に装着し、I族元素、VI族元素、n型不純物である塩素(Cl)およびp型不純物である窒素の各粒子線を適宜にそれぞれ照射して、基板20の上にI

I-VI族化合物半導体の結晶層を複数層成長させる。II族元素およびVI族元素の各粒子線の原料としては、化合物のZnSe, ZnS, CdSeおよびZnTeと単体のマグネシウムとを用いる。このうち化合物原料はKセルの粒子線源セル13に充填し、単体原料はクラッキングセルの粒子線源セル13に充填する。また、塩素の粒子線の原料としてはZnCl₂を用い、Kセルの粒子線源セル13に充填する。

【0029】各結晶層の形成においては、まず、図8に示したように、700nm程度の厚さの例えば塩素を添加したn型ZnMgSSe混晶よりなる第1導電型クラッド層31と、60nm程度の厚さのZnS_{0.06}Se_{0.94}混晶よりなる第1のガイド層32と、2~10nmの厚さの単一量子井戸構造とされたZn_{0.85}Cd_{0.15}Se混晶よりなる活性層33と、60nm程度の厚さのZnS_{0.06}Se_{0.94}混晶よりなる第2のガイド層34と、1μm程度の厚さの例えば窒素を添加したp型ZnMgSSe混晶よりなる第2導電型クラッド層35と、例えば窒素を添加したp型ZnSSe混晶よりなる第1の半導体層36とを順次積層する。第1の半導体層36の膜厚は、第1の半導体層36を成長させている途中でリッチ20aの上の三角形が閉じるように調節する。

【0030】なお、第1導電型クラッド層31および第2導電型クラッド層35を構成するZnMgSSe混晶をそれぞれ成長させる際には、II族元素およびVI族元素の各粒子線の原料にZnSe, ZnSおよびマグネシウムを用いる。第1のガイド層32、第2のガイド層34および第1の半導体層36を構成するZnSSe混晶をそれぞれ成長させる際には、II族元素およびVI族元素の各粒子線の原料にZnSeおよびZnSを用いる。活性層33を構成するZnCdSe混晶を成長させる際には、II族元素およびVI族元素の各粒子線の原料にZnSeおよびCdSeを用いる。化合物原料については、セル温度を300℃以上（ここでは700℃）とし、単体原料であるマグネシウムについては、300℃以上（ここでは700℃）の温度で熱クラックする。また、基板20を加熱し、成長温度は例えば340℃とする。

【0031】これにより、各結晶層31、32、33、34、35、36は(100)面上において選択成長し、(111)A面上においてはほとんど成長しない。よって、リッチ20aの上においては(111)A面で囲まれた三角プリズム状に各結晶層がそれぞれ成長し、リッチ20a以外の領域においてもリッチ20aの部分とは分離して各結晶層がそれぞれ成長する。すなわち、リッチ20aの上とそれ以外の領域とで別々にSCH構造がそれぞれ形成される。

【0032】このようにしてSCH構造を形成したのち、その上に、図9に示したように、例えば窒素を添加したp型ZnMgSSe混晶よりなる第2の半導体層4

1と、例えば窒素を添加したp型ZnMgSSe混晶層を塩素を添加したn型ZnMgSSe混晶層で挟んだ電流ブロック層42と、例えば窒素を添加したp型ZnMgSSe混晶よりなる第3の半導体層43とを順次積層する。第2の半導体層41および電流ブロック層42の各膜厚は、リッチ20aの上に形成された活性層33の両脇をバンドギャップの大きい電流ブロック層42で囲むようにそれぞれ調節し、電流狭窄および横方向の光の閉じ込めを行うようにする。また、第3の半導体層43の膜厚は、第1の半導体層36の一部が露出するように調節し、リッチ20aの上の第1の半導体層36がp側電極と良好なコンタクトを得られるようにする。

【0033】これにより、各結晶層41、42、43は、リッチ20aの上に形成されたSCH構造の両脇を埋めるようにそれぞれ成長する。

【0034】続いて、その上に、図10に示したように、p側電極と良好なオーミックコンタクトをとるための各層、すなわち500nm程度の厚さの例えば窒素を添加したp型ZnSSe混晶よりなる第4の半導体層44と、100nm程度の厚さの窒素を添加したp型ZnSe混晶よりなる第5の半導体層45と、窒素を添加したp型ZnTeと窒素を添加したp型ZnSeとを交互に積層した超格子半導体層46と、窒素を添加したp型ZnTeよりなるコンタクト層47とを順次積層する。

【0035】なお、第4の半導体層44を構成するZnSSe混晶を成長させる際には、II族元素およびVI族元素の各粒子線の原料にZnSeおよびZnSを用いる。第5の半導体層45および超格子半導体層46を構成するZnSeを成長させる際には、II族元素およびVI族元素の各粒子線の原料にZnSeを用いる。コンタクト層47および超格子半導体層46を構成するZnTeをそれぞれ成長させる際には、II族元素およびVI族元素の各粒子線の原料にZnTeを用いる。各化合物原料のセル温度は例えば700℃とし、成長温度は例えば340℃とする。

【0036】これにより、基板20の上の全面に、各結晶層44、45、46、47がそれぞれ成長する。

【0037】そののち、その上に、例えば厚さ10nm程度のパラジウム(Pd)と、例えば厚さ100nm程度の白金(Pt)と、例えば厚さ300nm程度の金(Au)とを順次蒸着させパラジウムと白金と金よりなるp側電極48を形成する。また、基板1の裏側に、例えばインジウム(In)を被着してn側電極49を形成する。これにより、半導体発光素子が形成される。

【0038】このように本実施例に係る半導体発光素子の製造方法によれば、各粒子線を300℃以上に加熱してそれぞれ照射することによりリッチ20aを有する基板の上にSCH構造を構成する各結晶層31、32、33、34、35、36をそれぞれ成長させるようにしたので、(100)面において各結晶層をそれぞれ選択成

長させることができる。よって、リッチ20aを有する基板20の上に良好な結晶性を有する結晶層を成長させることができると共に、リッチ20aの上とそれ以外の領域とで各結晶層をそれぞれ分離することができる。すなわち、内部電流狭窄機構を有する屈折率導波構造(SDH構造)の半導体発光素子を、高い信頼性で簡便に製造することができる。

【0039】以上、各実施の形態を挙げて本発明を説明したが、本発明は上記各実施の形態に限定されるものではなく、種々の変形が可能である。例えば、上記各実施の形態においては、成長温度を300℃以上とするようにしたが、好ましくは340℃以上である。

【0040】また、上記各実施の形態においては、各結晶層を構成するII族元素およびVI族元素の全ての粒子線を300℃以上に加熱して照射するようにしたが、1層の結晶層を成長させる際に照射するII族元素およびVI族元素の各粒子線のうちの少なくとも1つを300℃以上に加熱して照射するようにすれば、結晶層を選択成長させることができる。なお、この場合、全ての粒子線を加熱した場合に比べて成長温度を高くした方が好ましく、340℃以上が望ましい。

【0041】更に、上記各実施の形態においては、各粒子線を300℃以上に加熱してそれぞれ照射するようにしたが、より好ましくは500℃以上であり、少なくとも1つの粒子線を500℃以上に加熱して照射するようにすればより(111)面の成長速度を遅くすることができ、選択比を大きくすることができる。

【0042】加えて、上記各実施の形態においては、各結晶層の組成を具体的に挙げて説明したが、本発明は、亜鉛、マグネシウム、カドミウム、水銀およびベリリウムからなる群より選ばれた少なくとも1種のII族元素と、セレン、硫黄およびテルルからなる群より選ばれた少なくとも1種のVI族元素とを含むII-VI族化合物半導体の結晶層を成長させる場合に広く適用することができ、これを用いた半導体発光素子の製造に広く適用することができる。

【0043】更にまた、上記第2の実施の形態においては、半導体発光素子の具体的構成を挙げて説明したが、本発明は、凹部または凸部を有する基板の上に複数の結晶層を成長させた他の構成を有する半導体発光素子についても適用することができる。例えば、上記第2の実施の形態における基板20と第1導電型クラッド層31との間にn型のZnSeよりなるバッファ層を挿入するなど種々の変形が可能である。

【0044】加えてまた、上記各実施の形態においては、平坦部の幅が10μm以下で高さが5μmのストライプ状のリッチ20aを外字1に示した方向に有する基板20の上に各結晶層を成長させる場合について説明したが、本発明は、凹部あるいは凸部を有する基板を用いて結晶層を成長させる場合に広く適用することができ

る。なお、半導体発光素子を製造する場合においては、外字1に示した方向にストライプ状のリッチを形成した基板を用いることにより、容易にSDH構造の半導体発光素子を製造することができる。また、特に、高さが3μm以上のリッチを有する基板を用いる場合に、より高い効果を得ることができる。

【0045】

【発明の効果】以上説明したように本発明に係る結晶成長方法によれば、少なくとも1つの粒子線を300℃以上に加熱して照射するようにしたので、II-VI族化合物半導体の結晶層を選択成長させることができる。よって、凹部または凸部を有する基板の上に、良好な結晶性を有する結晶層を成長させることができるという効果を有する。

【0046】また、本発明に係る半導体発光素子の製造方法によれば、少なくとも1つの粒子線を300℃以上に加熱して照射することにより少なくとも1層の結晶層を成長させるようにしたので、凹部または凸部を有する基板の上に少なくとも1層の結晶層を選択成長させることにより、良好な結晶性を有する結晶層を成長させることができる。よって、II-VI族化合物半導体を用いた内部電流狭窄機構を有する屈折率導波構造の半導体発光素子を、高い信頼性で簡便に製造することができるという効果を有する。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係る結晶成長方法および第2の実施の形態に係る半導体発光素子の製造方法に用いるMBE結晶成長装置を表す構成図である。

【図2】化合物原料と単体原料の蒸気圧に関する特性図である。

【図3】本発明の第1の実施の形態に係る結晶成長方法における一工程を表す断面図である。

【図4】図3に続く工程を表す断面図である。

【図5】図4に続く工程を表す断面図である。

【図6】図5に続く工程を表す断面図である。

【図7】本発明の第1の実施の形態に係る結晶成長方法を説明するための比較例を表す断面図である。

【図8】本発明の第2の実施の形態に係る半導体発光素子の製造方法における一工程を表す断面図である。

【図9】図8に続く工程を表す断面図である。

【図10】図9に続く工程を表す断面図である。

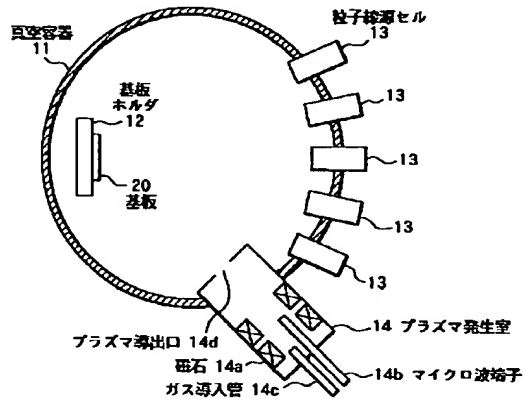
【符号の説明】

11…真空容器、12…基板ホルダ、13…粒子線源セル、14…プラズマ発生室、20…基板、20a…リッチ、21…フォトリソ、22…ZnSe結晶層、31…第1導電型クラッド層、32…第1のガイド層、33…活性層、34…第2のガイド層、35…第2導電型クラッド層、36…第1の半導体層、41…第2の半導体層、42…電流ブロック層、43…第3の半導体層、44…第4の半導体層、45…第5の半導体層、46…

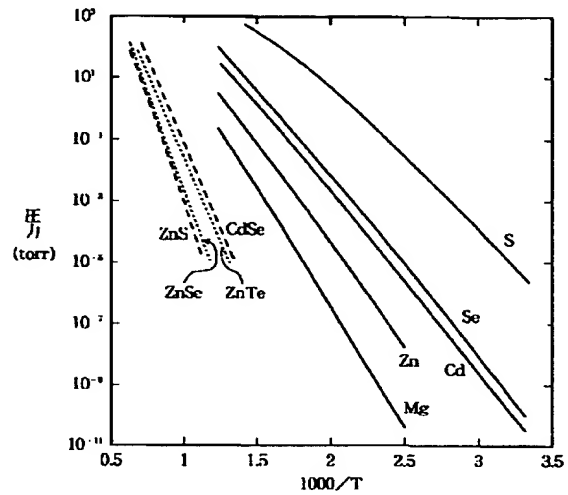
超格子半導体層、47…コンタクト層、48…p側電

極、49…n側電極

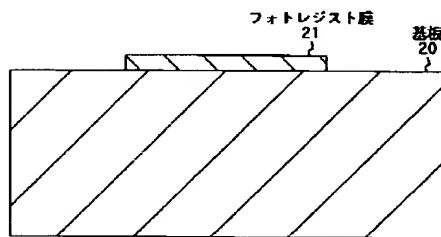
【図1】



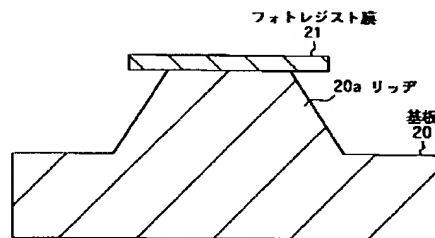
【図2】



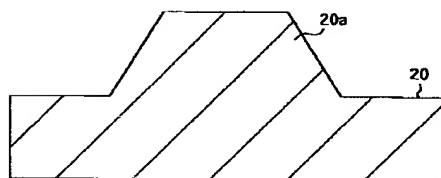
【図3】



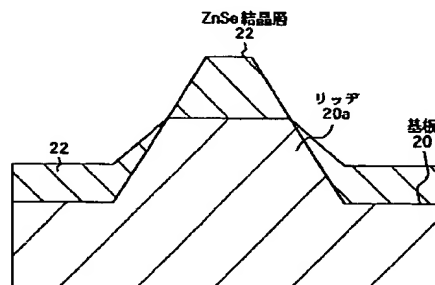
【図4】



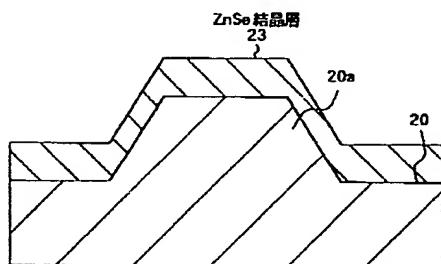
【図5】



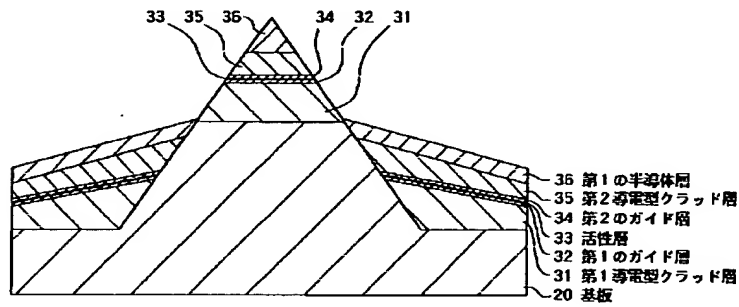
【図6】



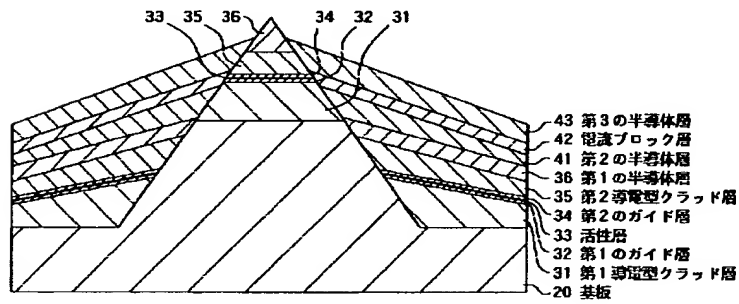
【図7】



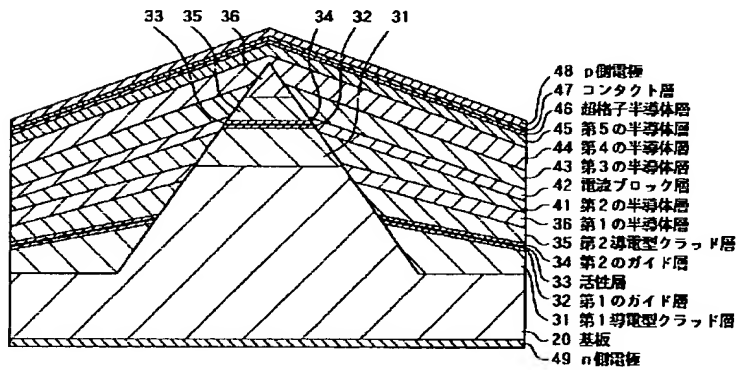
【図8】



【図9】



【図10】



CLIPPEDIMAGE= JP410178026A

PAT-NO: JP410178026A

DOCUMENT-IDENTIFIER: JP 10178026 A

TITLE: CRYSTAL GROWTH METHOD AND METHOD FOR MANUFACTURING
SEMICONDUCTOR
LUMINESCENT ELEMENT UTILIZING THE SAME

PUBN-DATE: June 30, 1998

INVENTOR-INFORMATION:

NAME

KAWASUMI, TAKAYUKI

OKUYAMA, HIROYUKI

ISHIBASHI, AKIRA

ASSIGNEE-INFORMATION:

NAME

SONY CORP

COUNTRY

N/A

APPL-NO: JP08337210

APPL-DATE: December 17, 1996

INT-CL (IPC): H01L021/363;C30B029/48 ;H01L021/203
;H01S003/18

ABSTRACT:

PROBLEM TO BE SOLVED: To selectively grow a crystal layer of a II-VI compound semiconductor on a substrate having a concave or convex part, and enhance crystallinity of a crystal layer.

SOLUTION: A stripe ridge 20a is formed in a quasi-mesa direction in a substrate 20 of (100) face. Respective particle beams of zinc of a group II element and selenium of a group VI element are irradiated onto this substrate 20 to grow a ZnSe crystal layer 22. ZnSe is used as a material of the respective particle

beams to fill K cells. A cell temperature is 300°C or more. A growing temperature is 340°C by heating the substrate 20. Thereby, a growing speed on (111) A face is much slower than the (100) face, and the ZnSe crystal layer 22 is selectively grown in the (100) face. This ZnSe crystal layer has excellent crystallinity even near an inclined face.

COPYRIGHT: (C)1998,JPO